

## (19) 대한민국특허청(KR)

## (12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup>

H01L 21/56

(11) 공개번호 특2002-0044577

(43) 공개일자 2002년06월15일

(21) 출원번호 10-2002-7005309

(22) 출원일자 2002년04월25일

번역문제출원일자 2002년04월25일

(86) 국제출원번호 PCT/US2000/26602

(87) 국제공개번호 WO 2001/31699

(86) 국제출원출원일자 2000년09월27일

(87) 국제공개일자 2001년05월03일

(81) 지정국

국내특허 : 아랍에미리트 안티구아바부다 알바니아 아르메니아 오스트리아 오스트레일리아 아제르바이잔 보스니아-헤르체고비나 바베이도스 불가리아 브라질 브라질스 빌리즈 캐나다 스위스 중국 코스타리카 쿠바 체코 독일 덴마크 도미니카연방 알제리 에스토니아 스페인 핀란드 영국 그러나 그루지야 가나 강비아 크로아티아 헝가리 인도네시아 이스라엘 인도 아이슬란드 일본 케냐 키르기즈 북한 대한민국 카자흐스탄 세인트루시아 스리랑카 라이베리아 레소토 리투아니아 룩셈부르크 라트비아 모로코 몰도바 마다가스카르 마케도니아 몽고 말라위 멕시코 모잠비크 노르웨이 뉴질랜드 폴란드 포르투칼 루마니아 러시아 수단 스웨덴 싱가포르 슬로베니아 슬로바키아 시에라리온 타지키스탄 투르크메니스탄 터키 트리니다드토바고 탄자니아 우크라이나 우간다 우즈베키스탄 베트남 유고슬라비아 남아프리카 징바브웨

AP ARIPO특허 : 가나 강비아 케냐 레소토 말라위 모잠비크 수단 시에라리온 스와질랜드 탄자니아 우간다 징바브웨

EA 유라시아특허 : 아르메니아 아제르바이잔 브라질스 키르기즈 카자흐스탄 몰도바 러시아 타지키스탄 투르크메니스탄

EP 유럽특허 : 오스트리아 벨기에 스위스 사이프러스 독일 덴마크 스페인 핀란드 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투칼 스웨덴

OA OAPI특허 : 부르키나파소 베냉 중앙아프리카 콩고 코트디부와르 카메룬 가봉 기네 기네비쏘 말리 모리타니 니제르 세네갈 차드 토고

(30) 우선권주장 09/427,230 1999년10월26일 미국(US)

(71) 출원인 인텔 코오퍼레이션 피터 엔. 데트킨

미합중국 캘리포니아 산타클라라 미션 칼리지 블러바드 2200

(72) 발명자 이시다겐조

일본이바라키305-0003즈쿠바사쿠라2-21-12

다카하시겐지

일본이바라키305-0035즈쿠바마초시로5-9-33

구보타지로

일본이바라키305-0045즈쿠바우에조노부티-하이랜드하이츠2022-25-4

(74) 대리인 특허법인 신성

실사첨구 : 있음(54) 개선된 플립-칩 결합 패키지요약

본 발명은 집적 회로 다이를 기판에 부착하는 방법을 제공한다. 이 방법은 슬더 범프를 콘택 영역에 불이는 단계, 및 슬더 범프가 집적 회로 다이 및 기판의 콘택 영역에 접촉하도록 반전된 집적 회로 다이를 회망 위치에 놓는 단계를 포함한다. 범프가 기판과 집적 회로 사이에 커넥션을 형성하도록 다이를 마운팅하기 위해 슬더 범프가 가열된다. 마운팅된 집적 회로 다이 위에 배치된 몰딩 다이에 몰딩 헌합물을 주입함으로써, 집적 회로 다이와 기판 사이의 갭이 언더필링된다.

대표도도2

## 색인어

반도체, 패키지, 플립 칩, 접적 회로, 다이, 기판, 슬더 범프, 올딩

## 영세서

### 기술분야

본 발명은 일반적으로 반도체 마운팅(mounting) 및 패키징에 관한 것으로, 특히, 플립-칩 반도체를 기판에 마운팅하는 것에 관한 것이다.

### 배경기술

반도체를 사용하는 전자 장치의 크기가 계속 줄어들고 이러한 장치의 가격이 떨어짐에 따라, 장치 제조자는 가능한 한 효과적으로 그들 장치 내에 반도체를 포함시킬 수 있는 방법을 찾고 있다. 반도체는 마운팅하는데 큰 공간이 필요치 않으며, 안전하고 신뢰할 수 있게 기판에 부착되어야 한다. 또한, 사용되는 마운팅 방법도 가능한 한 간단하도록 하여, 반도체를 기판에 마운팅하는데 필요한 장비 및 시간을 최소화하여야 한다.

현재, 일반적으로 수백 개의 전기적 커넥션에 필요한 비교적 큰 다이가 PGA(Pin-Grid Array) 형태로 장치 제조자에게 제공되는데, 이것은 다이를 세라믹 패키지로 봉합하고(encapsulate), 패키지의 한 표면으로부터 연장된 어레이에 많은 수의 전기적인 커넥션 핀을 제공한다. 다수의 SOIC(Small-Outline Integrated Circuit) 및 플랫-팩(flat-pack) 패키지도 역시 현재 사용되고 있는데, 이것은 패키지의 에지에 마운팅된 다수의 전기적 콘택 또는 핀을 통해 봉합된 다이에 전기적인 커넥션을 제공한다. 그러나, 이러한 모든 기술은 패키지에서 크고 복잡한 다이 마운팅 방법을 필요로 한다.

수백 개의 전기적인 커넥션이 필요한 애플리케이션에서, 다이를 패키지내의 기판에 마운팅하는 것은 어려워진다. 다이 콘택 영역과 다이 패키지 외부로의 핀 사이에 얇은 와이어의 스트립 웰딩을 필수적으로 포함하는 통상적인 기술은, 현재의 다이 및 패키지에서 매우 많은 수 및 작은 물리적 크기의 커넥션에 실용적이지 않다. 기판에 다이를 마운팅하는 보다 실용적인 방법이 개발되어 왔고, 또한, 일반적으로 다이를 회로 보드에 직접 마운팅하도록 적용되고 있다.

이러한 기술의 하나가 플립-칩(flip-chip)인데, 이것은 범핑(bumping) 공정으로 마운팅된 반전된 다이이다. 플립 칩은 회로배선을 포함한 다이의 면이 마운팅 기판에 가장 인접하도록 그 위에 플립되는 다이이다. 그리고 나서, 플립된 다이가 물리적 및 전기적으로 기판에 마운팅된다.

기판에 부착된 컨덕터에 대한 플립 칩의 전기적 커넥션은 범핑 공정을 통해 이루어지는데, 이것은 다이 및 기판의 콘택 영역 사이에 슬더 범프를 유동시키는(flowing) 단계를 포함한다. 슬더 범프는 통상적으로 접적 회로 다이의 콘택 영역에 부착되고, 다이는 슬더 범프의 가열(heating) 및 유동(flowing) 전에 반전되어 배치된다. 범프가 가열되어 유동이 가능해짐에 따라, 다이는 본질적으로 유동 슬더 범프의 표면 장력으로 인해 미세 자기-정렬(fine self-alignment)을 겪는다. 유동된 슬더 범프는 다이의 콘택 영역과 기판의 콘택 영역 사이에 기계적 및 전기적인 커넥션을 생성하는데, 기계적인 커넥션은 상대적으로 약하다. 또한, 다이 표면은 유동된 슬더 범프에 의해 마운팅 기판의 표면에서 노출된 상태로 남는다.

노출된 다이를 밀봉하고 다이와 기판 사이의 보다 나은 기계적 접착을 생성하기 위해, 대개 액체 언더필(underfill)이 범프-마운팅된 다이 아래에 유동된다. 언더필은 다이와 기판 사이의 모세관 현상에 의해 유동하고, 이에 따라, 다이와 기판 사이에 채워지지 않은 공간이 남아있지 않음을 보장하기 위해, 다수의 지점에서 상당한 시간 및 애플리케이션이 걸리게 된다. 언더필 물질의 양호한 분당을 보장하기 위해, 범핑 또는 유동에 사용된 플럭스(flux)가 화학적으로 제거되어야 하고, 언더필 물질은 다이와 기판 사이에서 쉽게 유동되어야 한다. 언더필 물질은 통상적으로 세팅 후에 기계적으로 강하고, 적절히 유동되는데 적합한 점성을 가진 에폭시-기반 충전제(epoxy)이다. 언더필은 언더필 용제를 제거하기 위해 가열되고, 최종적으로 다이를 완전히 밀봉하기 위해 마운팅 및 언더플로우된 다이 위에 물딩 물질이 사용된다.

이러한 공정은, 기판이 PGA 패키지의 세라믹 기판이거나, 인쇄 회로 기판, 또는 다이를 마운팅하고자 하는 다른 어떤 기판이든 간에, 다이를 기판에 비교적 쉽고 효과적으로 마운팅할 수 있게 한다. 그러나, 현재의 플립-칩 공정은 요구만큼 효과적이지는 않다. 칩을 마운팅하는데 필요한 공정수 및 마운팅 공정에 개입되는 시간은 여전히 보다 효과적인 방법이 추구될 정도로 크다. 따라서, 장비와, 플립 칩을 마운팅하는데 필요한 공정수, 및 플립 칩을 마운팅하는데 필요한 시간에서의 감소가 모두 요구되어, 본 발명에 의해 이것이 제시된다.

### 발명의 상세한 설명

#### 발명의 요약

본 발명은 접적 회로 다이를 기판에 부착하는 방법을 제공한다. 이 방법은 슬더 범프를 콘택 영역에 물이는 단계, 및 슬더 범프가 접적 회로 다이 및 기판의 콘택 영역에 접촉하도록 반전된 접적 회로 다이를 회망 위치에 놓는 단계를 포함한다. 범프가 기판과 접적 회로 사이에 커넥션을 형성하도록 다이를 마운팅하기 위해 슬더 범프가 가열된다. 마운팅된 접적 회로 다이 위에 배치된 물딩 다이에 물딩 혼합물을

주입함으로써, 집적 회로 다이와 기판 사이의 갭이 언더필링된다.

### 도면의 간단한 설명

도1은 기판에 마운팅된 플립 칩을 도시한 도면.

도2는 본 발명의 실시예에 따른, 기판에 마운팅된 플립 칩을 도시한 도면.

도3은 본 발명의 실시예에 따른, 비산화 금속을 포함하는 콘택 표면을 가진 다이 및 기판을 도시한 도면.

도4는 본 발명의 실시예에 따른, 물딩된 언더필의 적용을 위한 장치를 도시한 도면.

도5는 본 발명의 실시예에 따른, 물딩된 언더필의 적용을 위한 장치의 측면도.

### 실시예

본 발명의 예시적인 실시예에 대한 다음의 상세한 설명에서, 일부가 형성된 첨부된 도면을 참조하였고, 여기서, 본 발명이 실시될 수 있는 특정한 실시예를 예시적으로 도시하고 있다. 이 실시예들은 이 기술 분야의 통상의 지식을 가진 자가 본 발명을 실시할 수 있도록 충분히 상세하게 설명되었고, 다른 실시예들이 사용될 수 있으며, 본 발명의 사상 및 범위에서 벗어나지 않는 한, 논리적, 기계적, 전기적 및 그 밖의 변경들이 이루어질 수 있다는 것이 이해될 것이다. 이에 따라, 다음의 상세한 설명은 제한적인 의미로 간주되어서는 안되며, 본 발명의 범위는 첨부된 청구항에 의해서만 정의된다.

현재 공정에 관련된 장비 및 재료 비용을 줄이면서 제조 시간도 줄일 수 있는, 플립-칩을 기판에 마운팅하는 보다 덜 복잡하고 시간-소비적인 방법이 요구된다. 또한, 마운팅된 집적 회로에 대해 우수한 열 용해의 사용을 가능하게 하는 방법과 같은, 보다 우수한 접착성 및 신뢰성을 제공하는 마운팅 방법이 요구된다.

본 발명은 플립-칩을 기판에 마운팅하는 빠르고 신뢰성있는 방법을 제공함으로써 이러한 문제점들을 해결한다. 본 발명은 마운팅된 집적 회로와 기판 사이에 물딩 훈합 물질을 주입하는 방법을 제공하여, 비교적 길고 신뢰할 수 있는 현재의 방법을 개선한다. 본 발명은 또한 마운팅 공정에서 왁스(wax) 또는 플럭스(flux)를 사용하지 않아, 공정에서 용제 또는 다른 세정 단계를 적용할 필요가 없는 마운팅 방법을 제공한다. 본 발명은 또한 산화-방지(oxidation resistant) 및 리드가 없는(lead free) 솔더 범프 및 콘택 금속을 포함하여, 플럭스의 필요성을 줄이고, 미세-피치(fine-pitch) 플립-칩 애플리케이션에서의 전자이동(electromigration)의 위험을 감소시킬 수 있다.

현재의 플립-칩 공정은 몇몇 단계들을 포함하고, 이를 단계를 수행하기 위한 다수의 장비를 필요로 한다. 현재 기술을 대표하는 하나의 특정한 공정이 여기서 본 발명에 의해 제공되는 개선점과 비교하기 위해 기술된다. 먼저, 기판과 집적 회로로 다이 사이에서 리드-기반 솔더 범프를 유동시키는 것을 돋기 위해 플럭스가 사용된다. 다음으로, 범핑된 다이가 반전되고, 기판상의 적합한 장소에 배치된다. 그리고 나서, 배치된 집적 회로로 다이 및 기판은 솔더를 유동시키기 위해 용광로에서 가열되고, 집적 회로 다이가 부착되고 나면 냉각을 위해 용광로에서 나온다. 그후, 언더필 물질이 적절히 접착되었는지를 보장하기 위해, 용제를 이용하여 조립체를 담금으로써 조립체가 디플럭싱된다(defluxed). 최종적으로, 액체 언더플로우 물질이 마운팅된 집적 회로로 다이의 여러 면에 바로 인접하게 적용되고, 이 액체 언더플로우 물질은 모세관 현상에 의해 마운팅된 집적 회로 다이와 기판 사이의 갭으로 흐르게 된다.

집적 회로 다이와 기판 사이의 공간이 완전히 채워질 때까지 액체 언더플로우를 유동시켜야 하는데, 이것은 바람직하지 않은 시간을 소비한다. 보다 빠르게 언더필링(underfilling)을 촉진하기 위해 집적 회로 다이의 여러 면에서 액체 언더필이 적용되지만, 이 방법 역시 집적 회로 다이가 점점 커지고 다이와 기판 사이의 갭이 점점 작아짐에 따라 보다 덜 효과적이 되고 있다. 본 발명은, 일반적으로 액체 언더필 공정에 필요한 몇분 또는 그 이상에 비해, 통상의 마운팅된 다이를 언더필링하는데 단지 몇초만을 필요로 한다. 예를 들면,  $100\mu\text{m}$  갭 및  $225\mu\text{m}$  범프 피치를 갖는  $400\text{mm}^2$  칩은 표준 액체 모세관 언더필 공정을 이용하여 언더필링하는데 약 45초를 필요로 하지만, 여기에 기술된 본 공정을 이용하여 언더필링할 때에는 단지 3초만이 소요된다. 통상의 모세관 언더필 공정에 필요한 전체 공정은 접합 플럭싱(joint fluxing), 다이 배치, 솔더 범프 리플로우(reflowing), 여러 위치로부터 언더필링 디플럭싱(defluxing) 및 경화(curing)를 포함하고, 통상의 물질을 이용하여 15내지 30분이 걸린다.

도1은 종래의 기판에 마운팅된 플립-칩을 도시하고 있다. 솔더 범프(103)의 리플로우(reflow)에 의해 다이(101)가 기판(102)에 마운팅된다. 리플로우된 솔더 범프는 다이 콘택(104)을 기판 콘택(105)에 접속시켜, 다이 상의 회로와 기판 회로 사이에 전기적인 커넥션을 제공한다. 언더필 물질이 모세관 현상에 의해 다이 아래로 유동되고 경화된다. 언더필 물질의 경화 후에, 다이를 기판에 물리적으로 고정시키기 위해 다이와 주변 기판에 물딩 훈합(107)이 적용된다.

다이 콘택(104)과 기판 콘택(105) 사이에 솔더 범프(103)에 의해 제공된 물리적인 커넥션은 통상적으로, 그 콘택들이 조립체의 가열, 훈 또는 진동으로부터 스트레스를 받는 것과 같이, 시간이 지나도 신뢰할 수 있을 만큼 물리적으로 강하지 않기 때문에, 언더필 물질을 이용하여 더욱 강화되어야 한다. 언더필 물질은, 플럭스가 기판에 적용되고, 다이가 기판상에 적절히 배치되고, 부착된 솔더 범프가 리플로우된 후에만 사용되고, 결합된 다이와 기판은 세정제를 이용하여 디플럭싱된다. 언더필(106)은 통상적으로, 스트레스 장애에 대해 적절한 저항을 제공하는 낮은 점성도의 애폭시 또는 그 밖의 높은 접착성 물질과 같은 물질이다. 모세관 현상이 다이와 기판 사이에서 언더필을 끌어당기도록, 언더필은 다이와 기판 사이의 갭에 인접하게 적용된다. 때때로, 모세관 현상에 의해 적용된 언더필은 큰 다이의 완전하고 효과적인 언더필링을 보장하기 위해 하나 이상의 위치에 적용되어야 한다.

그러나, 보다 작은 전자 장치 및 다이 생산시 사용되는 보다 작은 피치의 반도체 공정에 대한 요구에 따

라 범프 피치 및 범프 크기가 감소됨에 따라, 다이의 크기는 단일 다이 상에서 보다 많은 수의 구성요소들을 지원하기 위해 계속 증가된다. 이에 따라, 다이 크기는 계속 증가되고, 다이와 기판 사이의 갭은 계속 줄어들어, 모세관 언더필링도 보다 시간이 걸리게 되고 증가적으로 신뢰할 수 없게 될 것이다.

따라서, 모세관 현상의 의존성을 없애고, 실행하는데 보다 적은 장비, 시간 및 물질이 필요한 보다 빠르고 효과적인 공정을 제공하는 새로운 다이 언더필링 방법이 요구되고, 여기에 기재되어 있다.

이러한 공정을 이용하여 기판에 마운팅된 다이의 일실시예가 도2에 도시되어 있다. 여기서, 다이(201)는 가열된 위치 헤드를 이용하여 기판(202)에 마운팅되고, 슬더 범프(203)는 다이 콘택(204)과 기판 콘택(205) 사이에서 리플로우된다. 리플로우 전에 슬더 범프가 부착되지 않은 콘택 상에서 비산화 금속 표면의 사용에 의해 플렉스 및 디플렉싱 단계가 제거된다. 최종적으로, 올딩된 언더필이 206에 도시되어 있는데, 이것은 하나의 적용 단계에서 도1의 전형적인 플립 칩 조립체의 올딩 혼합물 및 언더필의 위치를 모두 차지한다.

도3의 예시적인 실시예에서는, 다이 콘택(303)에 부착된 슬더 범프(302)를 가진 다이(301)가 제공되어, 슬더 범프(302)가 기판(306)상에 위치된 후에 리플로우되도록 한다. 기판 콘택(304)은 플렉스없이(fluxless) 리플로우를 용이하게 하기 위해 비산화 금속을 포함하는 기판 콘택 표면(305)으로 마감된다.

다른 실시예의 기판 콘택(304)은 니켈 또는 구리와 같은 코어 금속을 포함하고, 금 또는 팔라듐과 같은, 산화되지 않는 금속을 포함하는 기판 콘택 표면(305)을 갖는다. 슬더는 적당히 낮은 온도에서 유동되는 어떠한 연 금속도 될 수 있고, 일부 실시예에서는 리드-프리 은-함유 슬더(lead-free silver-bearing solder)일 수 있다. 슬더는 유동되고 금 또는 팔라듐과 같은 비산화 금속 끝에 쉽게 부착될 수 있기 때문에, 플렉스 또는 후속의 디플렉싱이 필요하지 않다.

도4는 플렉스없이 슬더 리플로우 후에 발생하는, 올딩된 언더필(206)의 적용을 도시하고 있다. 올딩 혼합물을 평판이 하부 올딩 다이(402)내의 피스톤 상에 위치되고, 다이 및 기판 조립체(404)가 하부 올딩 다이 내의 개구(opening)에 배치된다. 상부 올딩 다이(403)는 하부 올딩 다이(402)와 접촉하도록 배치되고, 그 내부에 형상화된 다이 및 기판 조립체 올드 개구(405), 올딩 혼합물 평판 개구(406), 및 개구(405)와 개구(406)를 연결하는 올딩 혼합물 채널(407)을 포함한다.

작업시, 상부 올딩 다이(403) 및 하부 올딩 다이(402)를 함께 가져오고, 피스톤은 올딩 혼합물을 평판(401) 상에 압력을 가한다. 일부 실시예에서는, 유동을 용이하게 하기 위해 올딩 혼합물을 평판이 가열되고, 혼합물을 실질적으로 냉각후에 보다 단단해지게 된다. 올딩 혼합물을 올딩 혼합물 채널(407)을 통해, 상부 올딩 다이(403)내의 다이 및 기판 조립체 올딩 혼합물 개구(405), 및 하부 올딩 다이(402)내의 대응하는 개구(408)에 의해 형성된 개구로 가해진다. 개구의 형태 및 개구내의 다이 및 기판 조립체의 위치는 개구로 가해진 올딩 혼합물이 도2의 206에서 도시된 것과 같은 올딩된 언더필을 형성하게 한다.

도5는 다이 및 기판 조립체(503)에서 올딩된 언더필을 생성하는데 사용되는 상부 올딩 다이(501) 및 하부 올딩 다이(502)를 포함하는, 본 발명의 일실시예의 측면도를 도시하고 있다. 본 발명의 이 도면은, 하부 올딩 다이 및 피스톤으로부터 올딩 혼합물을 분리하는 분리막(release film)(505)을 이용하는, 피스톤(504) 위에 위치된 올딩 혼합물 평판(503)을 도시하고 있다. 다이 및 기판 조립체(506)는 하부 올딩 다이내의 개구에 위치되도록 놓이는데, 이 지점에서 분리막 역시 도5에 도시된 바와 같이 개구를 갖는다. 도4에 도시된 405에 대응하는 다이 및 기판 올딩 혼합물 개구(508) 및 도4의 407에 대응하는 올딩 혼합물 채널(509)을 포함한 상부 다이(501) 역시 분리막(507)을 이용하여 덮여진다.

올딩 혼합물을 다이 및 기판 조립체에 적용하기 위해, 상부 및 하부 올딩 다이를 함께 가져와서, 피스톤(504)이 분리막(505, 507) 사이에 올딩 혼합물을 채널(509)로 올딩 혼합물(503)을 가한다. 올딩 혼합물은 상부 및 하부 다이에 의해 형성된 다이 및 기판 올딩 혼합물 개구(508)로 가해지고, 다이 및 기판 조립체의 다이와 기판 사이의 갭으로 가해진다. 일부 실시예에서, 올딩 혼합물은, 올딩 혼합물 개구(508)의 형태에 의해 결정되는 것과 같이 다이의 에지 둘레에 도2에 도시된 바와 같이 필렛(fillet) 형태로 형성된다.

다른 실시예에서, 다이 및 기판 조립체는 스프링(510)에 의해 바이어스된 플랫폼에 의해 상부 다이(501)를 덮는 분리막(507)의 반대 위치로 가해져서, 다이의 상부가 분리막과 물리적으로 접촉되게 된다. 이 실시예는 올딩 혼합물과의 접촉으로부터 보호되는 다이의 상부 표면 상에 올딩 혼합물을 갖지 않는 다이 및 기판 조립체를 생성하여, 요구에 따라 열 가열조 또는 다른 장치의 효과적인 사용을 가능하게 한다. 또 다른 실시예는 올딩 혼합물로 다이를 완전히 봉합하여, 다이를 밀봉 및 보호한다.

본 발명은 다이를 기판에 마운팅하는 개선된 방법을 제공한다. 이것은 다이를 기판에 전기적으로 접속시키고, 다이와 기판 사이의 공간을 언더필링하는 새로운 방법을 제공한다. 본 발명은 실질적으로 다이를 기판에 마운팅하는데 필요한 시간 및 단계수를 감소시키고, 상대적으로 간단하고 값싼 재료 및 장비를 포함하여 수행하는 방법을 제공한다. 본 발명은 플렉스 및 디플렉싱의 필요를 없애고, 이에 따라 다이 마운팅 공정에서 생성되는 화학적인 부산물을 감소시킨다. 본 발명은 또한 다른 기술에 비해 보다 높은 비율의 강도가 강화된 충전제(strength-enhancing fillers)를 언더필로 사용하는, 매우 신뢰할 수 있는 다이 마운팅 방법을 제공한다. 본 발명은 특히, 가해진 언더필 공정이, 모세관 현상을 통해 적용되는 액체 언더필에 비해 다이와 기판 사이의 공간을 보다 잘 채울 수 있기 때문에, 비교적 작은 범프 피치를 갖는 다이 마운팅에 유리하다.

이상에서, 본 발명의 특정한 실시예가 도시 및 설명되었지만, 이 기술분야의 통상의 지식을 가진 자에게는, 동일한 목적을 달성하기 위해 산출된 다른 배열이 도시된 특정 실시예를 대체할 수 있다는 것이 이해될 것이다. 이 애플리케이션은 본 발명의 모든 변경 및 대안을 포함하도록 의도된다. 본 발명은 청구항 및 그 등가물의 모든 범위에 의해서만 제한되도록 의도된다.

## (57) 청구의 범위

청구항 1. 집적 회로 다이를 기판에 부착하는 방법에 있어서,

슬더 범프를 콘택 영역에 적용하는 단계;

상기 슬더 범프가 상기 집적 회로 다이 및 상기 기판의 콘택 영역에 접촉하도록 반전된 집적 회로 다이를 화망 위치에 놓는 단계;

상기 범프가 상기 기판과 상기 집적 회로 사이에 커넥션을 형성하도록 상기 다이를 마운팅하기 위해 상기 슬더 범프를 가열하는 단계; 및

상기 마운팅된 집적 회로 다이 위에 위치된 올딩 다이에 올딩 혼합물을 주입함으로써, 상기 집적 회로 다이와 상기 기판 사이의 갭을 언더필링(underfilling)하는 단계

를 포함하는 방법.

청구항 2. 제1항에 있어서,

상기 슬더 범프는 산화를 방지하는 금속 합금을 포함하는 방법.

청구항 3. 제2항에 있어서,

상기 산화를 방지하는 금속 합금은 금 및 주석으로 이루어진 그룹으로부터 선택되는 적어도 하나의 금속을 포함하는 방법.

청구항 4. 제1항에 있어서,

상기 집적 회로 다이의 상기 콘택 영역은 산화를 방지하는 금속 합금으로 이루어진 콘택 표면을 갖는 방법.

청구항 5. 제1항에 있어서,

상기 기판의 상기 콘택 영역은 산화를 방지하는 금속 합금으로 이루어진 콘택 표면을 갖는 방법.

청구항 6. 제1항에 있어서,

상기 올딩 혼합물이 상기 올딩 다이에 주입되기 전에, 상기 올딩 혼합물을 가열하는 단계를 더 포함하는 방법.

청구항 7. 제1항에 있어서,

상기 올딩 혼합물은 실질적으로 육스를 포함하지 않는 방법.

청구항 8. 제1항에 있어서,

상기 올딩 다이와 상기 주입된 올딩 혼합물 사이에 분리막을 두는 단계를 더 포함하는 방법.

청구항 9. 제1항에 있어서,

상기 올딩 혼합물은 70 내지 90 퍼센트의 실리카를 포함하는 방법.

청구항 10. 제1항에 있어서,

상기 올딩 혼합물은 75 내지 85 퍼센트의 실리카를 포함하는

방법.

청구항 11. 제1항에 있어서.

상기 몰딩 다이는, 상기 주입된 몰딩 혼합물이 상기 마운팅된 접적 회로 다이에 인접하여 필렛(fillet)을 더 형성하도록 형상화되고 상기 마운팅된 접적 회로 다이 위에 위치되는

방법.

청구항 12. 제1항에 있어서.

상기 몰딩 다이는, 상기 주입된 몰딩 혼합물이 상기 마운팅된 접적 회로 다이의 배면을 실질적으로 덮지 않도록 형상화되고 상기 마운팅된 접적 회로 다이 위에 위치되는

방법.

청구항 13. 마운팅된 접적 회로 다이와 기판 사이의 갭을 언더필팅하는 방법에 있어서.

몰딩 혼합물을 상기 마운팅된 접적 회로 다이 위에 위치된 몰딩 다이에 주입하는 단계를 포함하는 방법.

청구항 14. 마운팅된 다이 조립체에 있어서.

기판에 마운팅된 접적 회로 다이; 및

상기 다이와 기판 사이에 주입되는 몰딩 혼합물을 포함하는 마운팅된 다이 조립체.

청구항 15. 제14항에 있어서.

상기 마운팅된 접적 회로 다이는 플립-침인

마운팅된 다이 조립체.

청구항 16. 제14항에 있어서.

상기 몰딩 혼합물은 상기 마운팅된 접적 회로 다이에 인접하여 필렛을 더 형성하는 마운팅된 다이 조립체.

청구항 17. 제16항에 있어서.

상기 몰딩 혼합물은 상기 마운팅된 접적 회로 다이의 배면을 실질적으로 덮지 않는 마운팅된 다이 조립체.

청구항 18. 제14항에 있어서.

상기 몰딩 혼합물은 실질적으로 육스를 포함하지 않는 마운팅된 다이 조립체.

청구항 19. 제14항에 있어서.

상기 몰딩 혼합물은 70 내지 90 퍼센트의 실리카를 포함하는 마운팅된 다이 조립체.

청구항 20. 제14항에 있어서.

상기 몰딩 혼합물은 75 내지 85 퍼센트의 실리카를 포함하는 마운팅된 다이 조립체.

청구항 21. 제14항에 있어서.

산화를 방지하는 금속 합금으로 이루어지고, 상기 다이와 기판을 접속시키기 위한 슬더 범프를 더 포함하는 마운팅된 다이 조립체.

청구항 22. 제21항에 있어서,

상기 산화를 방지하는 할금은 금 및 주석으로 이루어진 그룹으로부터 선택되는 적어도 하나의 금속을 포함하는

마운팅된 다이 조립체.

청구항 23. 제14항에 있어서,

산화를 방지하는 금속 할금으로 이루어진, 상기 접적 회로 다이 상의 적어도 하나의 콘택 영역을 더 포함하는 마운팅된 다이 조립체.

청구항 24. 제14항에 있어서,

산화를 방지하는 금속 할금으로 이루어진, 상기 기판 상의 적어도 하나의 콘택 영역을 더 포함하는 마운팅된 다이 조립체.

청구항 25. 접적 회로 다이를 기판에 부착하는 방법에 있어서,

상기 접적 회로 다이의 콘택 영역에 슬더 벙프를 적용하는 단계;

상기 슬더 벙프가 상기 기판의 콘택 영역에 접촉하도록 반전된 접적 회로 다이를 희망 위치에 놓는 단계;

상기 벙프가 상기 기판과 상기 접적 회로 사이에 전기적 및 물리적인 커넥션을 형성하도록, 상기 다이를 마운팅하기 위해 상기 슬더 벙프를 가열하는 단계;

몰딩 다이의 올딩 표면에 분리막을 적용하는 단계;

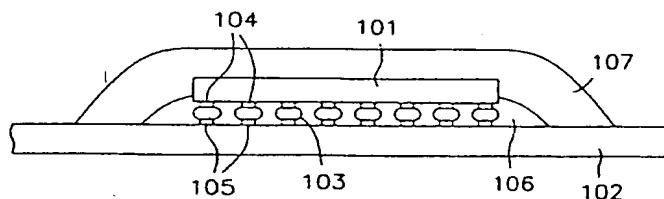
상기 마운팅된 접적 회로 다이 위에 상기 올딩 다이를 배치하는 단계; 및

올딩 흔합물이 상기 마운팅된 접적 회로 다이와 상기 기판 사이에 언더필을 형성하고 상기 마운팅된 다이에 인접하여 필렛을 더 형성하도록, 상기 분리막과 상기 마운팅된 접적 회로 다이 사이에 올딩 흔합물을 주입하는 단계

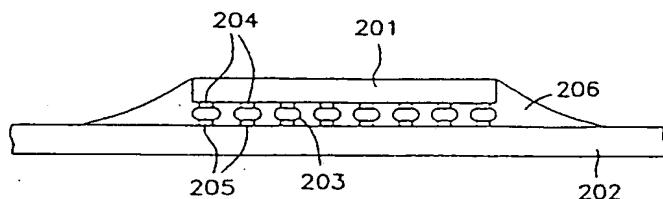
를 포함하는 방법.

## 도면

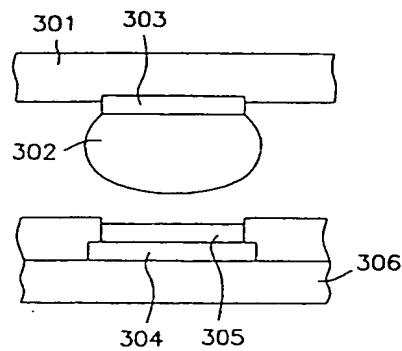
### 도면1



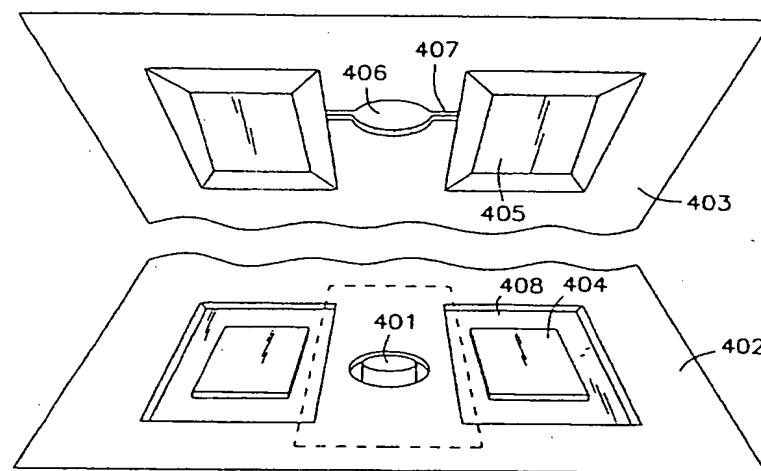
### 도면2



도면3



도면4



도면5

